

17.02.2005

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2 0 0 4 年 2 月 9 日

出 願 番 号  
Application Number: 特 願 2 0 0 4 - 0 3 1 7 6 6

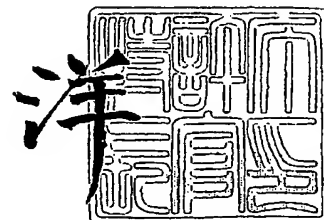
[ST. 10/C]: [J P. 2 0 0 4 - 0 3 1 7 6 6]

出 願 人  
Applicant(s): 松下電器産業株式会社

2 0 0 5 年 3 月 2 4 日

特許庁長官  
Commissioner,  
Japan Patent Office

小 川



【書類名】 特許願  
【整理番号】 2161850711  
【提出日】 平成16年 2月 9日  
【あて先】 特許庁長官殿  
【国際特許分類】 H02M 3/28  
【発明者】  
    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社内  
    【氏名】 吉田 幸司  
【発明者】  
    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社内  
    【氏名】 松尾 光洋  
【発明者】  
    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社内  
    【氏名】 竹島 由浩  
【特許出願人】  
    【識別番号】 000005821  
    【氏名又は名称】 松下電器産業株式会社  
【代理人】  
    【識別番号】 100097445  
    【弁理士】  
    【氏名又は名称】 岩橋 文雄  
【選任した代理人】  
    【識別番号】 100103355  
    【弁理士】  
    【氏名又は名称】 坂口 智康  
【選任した代理人】  
    【識別番号】 100109667  
    【弁理士】  
    【氏名又は名称】 内藤 浩樹  
【手数料の表示】  
    【予納台帳番号】 011305  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 9809938

**【書類名】 特許請求の範囲****【請求項 1】**

直列に接続された 2 つ以上のコンデンサをスイッチング素子、トランス、整流素子を有する 2 つ以上のスイッチング電源の入力端子に接続して前記 2 つ以上のコンデンサで得られる電圧を入力し、前記 2 つ以上のスイッチング電源により生成される電圧を共通の出力端子に出力し、前記トランスを板状の導体からなるコイルを重ね合わせて巻線としたスイッチング電源装置。

**【請求項 2】**

トランスとしての巻線を多層プリント基板の銅箔パターンの積層構造とした請求項 1 に記載のスイッチング電源装置。

**【請求項 3】**

多層プリント基板の 1 層あたりに 1 ターンの銅箔パターンを形成し、各層の前記銅箔パターンを接続部により接続する構成とした請求項 2 に記載のスイッチング電源装置。

**【請求項 4】**

接続部を銅箔パターンの外部に設けた請求項 3 に記載のスイッチング電源装置。

**【請求項 5】**

スイッチング電源をハーフブリッジコンバータとした請求項 1 に記載のスイッチング電源装置。

**【請求項 6】**

2 つ以上のスイッチング電源のスイッチング素子を等間隔でスイッチングする構成とした請求項 1 に記載のスイッチング電源装置。

**【請求項 7】**

請求項 1 ～ 6 のいずれか 1 つに記載のスイッチング電源装置を用いて半導体部品に電源供給する電子機器。

【書類名】明細書

【発明の名称】スイッチング電源装置およびそれを用いた電子機器

【技術分野】

【0001】

本発明は産業用や民生用の電子機器に直流安定化電圧を供給するスイッチング電源装置およびそれを用いた電子機器に関するものである。

【背景技術】

【0002】

スイッチング電源装置は電子機器の低価格化・小型化・高性能化・省エネルギー化に伴い、小型かつ高効率で安定した出力特性が強く求められている。近年、特にマイクロプロセッサに代表される半導体部品の低電圧化・大電流化に伴い、より安定した電圧の確保と大電流化に対応するため、集中型の給電システムから半導体部品に近接して給電する分散型給電システムへ移行している。この分散型給電システムでは機器の各部に電力を供給するのに用いられる比較的高いバス電圧（例えば48V）から半導体部品の動作に必要な高安定な低電圧（例えば1V以下）に変換する必要がある。

【0003】

スイッチング電源装置はオンオフを繰り返すスイッチング素子により矩形波状の交流電圧を発生させ、高周波のトランスなどを用いて電圧を変換し、変換された交流電圧を整流素子と平滑回路により直流に変換するものである。ここで用いられるトランスは磁性体にトランスの1次巻線と2次巻線を複数回巻いた構成であり、巻線に印加する電圧や誘起される電圧を巻線の巻数を調整することで変えることができる。

【0004】

スイッチング電源装置ではトランスにより大まかな電圧の変換を行い、微調整はスイッチング素子のオンオフ比をPWM制御して行うことが一般的である。このトランスに巻かれる1次巻線や2次巻線は主に印加される電圧によって決定され、電圧が高いほど必要な巻数は多くなる。ここでトランスの巻数が多くなると巻線間の絶縁に必要な部分の体積が増加し、トランスの外形が大きくなる問題がある。

【0005】

従来の薄型化・小型化を実現するスイッチング電源装置としては、図5～図7に示すものがある。図5は従来のスイッチング電源装置の構成を示す回路ブロック図、図6(a)～(e)は従来のスイッチング電源装置の主要部分の信号波形を示す説明図、図7は従来のスイッチング電源装置のトランスの構成を示す説明図である。

【0006】

例えば、多層プリント基板を用いる場合、巻数を多くするためには1層当たりの巻数を多くするか、層数を多くして対応する必要がある。以下、従来の代表的なスイッチング電源装置としてのハーフブリッジコンバータを例に詳しく説明する。

【0007】

ハーフブリッジコンバータはトランスの巻線への電圧を小さくできる回路方式である。図5において、1は入力電圧 $V_{in}$ 、1a、1bは入力端子、2は第1のコンデンサ、3は第2のコンデンサである。この第1のコンデンサ2と第2のコンデンサ3とのコンデンサ直列回路を入力端子1a、1bに接続する。4は第1のスイッチング素子、5は第2のスイッチング素子である。この第1のスイッチング素子4と第2のスイッチング素子5の直列回路を入力端子1a、1bに接続する。6はトランスであり、1次巻線6aと第1の2次巻線6bと第2の2次巻線6cを有する。このトランス6の1次巻線6aの一端を第1のコンデンサ2と第2のコンデンサ3の接続点に接続し、他端を第1のスイッチング素子4と第2のスイッチング素子5の接続点に接続する。トランス6の第1の2次巻線6bと第2の2次巻線6cは直列に接続される。7は第1の整流素子、8は第2の整流素子であり、トランス6の第1の2次巻線6bと第1の整流素子7は直列に接続される。またトランス6の第2の2次巻線6cと第2の整流素子8は直列に接続される。そして第1の整流素子7と第2の整流素子8とを接続し、トランス6の第1および第2の2次巻線6b、

6cに発生する電圧を全波整流する。9はインダクタンス素子、10は平滑コンデンサであり、インダクタンス素子9と平滑コンデンサ10とは直列に接続され、トランス6の第1の2次巻線6bと第2の2次巻線6cの接続点と第1の整流素子7と第2の整流素子8との接続点に接続され、第1および第2の整流素子7、8で得られる全波整流電圧を平滑し、平滑コンデンサ10に安定な電圧を発生させる。11a、11bは出力端子、12は負荷であり、平滑コンデンサ10で得られる安定した電圧を出力電圧 $V_{out}$ として負荷12に供給する。13は制御回路であり、出力端子11a、11bの電圧を検出し、出力電圧を安定化させるため第1のスイッチング素子4と第2のスイッチング素子5のオンオフ比の時比率 $D$ を決定し、それらを駆動する。

#### 【0008】

図6において、図6(a)は第1のスイッチング素子4の駆動波形、図6(b)は第2のスイッチング素子5の駆動波形、図6(c)はトランスの1次巻線6aの電圧波形、図6(d)はインダクタンス素子9と平滑コンデンサ10の直列回路に印加される全波整流電圧の波形、図6(e)はインダクタンス素子9を流れる電流の波形を示す。

#### 【0009】

第1のスイッチング素子4と第2のスイッチング素子5は等しい時比率 $D < 0.5$ で交互にオンオフする。第1のスイッチング素子4と第2のスイッチング素子5が等しい時比率 $D$ でオンオフすることから、第1のコンデンサ2と第2のコンデンサ3で分割される電圧は入力電圧の半分 $V_{in}/2$ となる。第1のスイッチング素子4がオンするとトランス6の1次巻線6aに第1のコンデンサ2の電圧 $V_{in}/2$ が印加される。ここで $N$ を1次と2次の巻数比とすると、トランス6の第1および第2の2次巻線6b、6cには電圧 $V_{in}/(2N)$ が発生し、第1の整流素子7がオン、第2の整流素子8がオフし、その結果インダクタンス素子9と平滑コンデンサ10の直列回路に電圧 $V_{in}/(2N)$ が印加される。同様に第2のスイッチング素子5がオンのときはトランスの1次巻線6aに逆向きに電圧 $V_{in}/2$ を印加され、トランス6の第1および第2の2次巻線6b、6cにも逆向きに電圧 $V_{in}/(2N)$ が印加される。このとき第1の整流素子7はオフ、第2の整流素子8はオンになり、インダクタンス素子9と平滑コンデンサ10の直列回路には電圧 $V_{in}/(2N)$ が印加される。

#### 【0010】

第1および第2のスイッチング素子4、5がともにオフのときはトランス6の巻線電圧はゼロになり、第1および第2の整流素子7、8はオンになり、インダクタンス素子9と平滑コンデンサ10の直列回路の電圧はゼロになる。インダクタンス素子9の電流は第1の整流素子7と第2の整流素子8を分割して流れる。出力電圧は第1のスイッチング素子4と第2のスイッチング素子5の時比率 $D$ とトランス6の1次巻線6aと2次巻線の巻数比(1次巻線:2次巻線= $N:1$ )によって決定され、出力電圧 $V_{out}$ は $D(1/N)V_{in}$ となる。

#### 【0011】

ハーフブリッジコンバータでは入力電圧は第1のコンデンサ2と第2のコンデンサ3で分割され、トランス6の1次巻線6aに印加される電圧は小さくなるので比較的1次と2次の巻数比 $N$ は小さくてすむ。必要な出力電圧 $V_{out}$ を得るのに巻数比 $N$ と時比率 $D$ の両方を任意に決定できるが、巻数比 $N$ を小さくするとトランス6の2次巻線6b、6cに発生する電圧が大きくなり、第1および第2の整流素子7、8に印加する電圧が大きくなるので、結果的に耐圧の高いデバイスが必要になりオン損失が大きくなる。

#### 【0012】

また、トランス6の1次巻線6aに流れる電流が大きくなり同時に時比率 $D$ は小さくなるが実効値は大きくなるので損失は増加する。したがって巻数比 $N$ を小さくすると主にスイッチング素子の損失が増加する。逆に巻数比 $N$ を大きくするとスイッチング素子の損失は小さくなるがトランス6の巻数比が大きくなるので、多層基板コイルなどのトランスを用いた場合、1層当たりの巻数の増加や層数を増加させたりする必要があり大型化する問題がある。

## 【0013】

例えば、入力電圧48V、出力電圧1Vとすると、巻数比 $N=8$ で $D=0.166$ となる。 $N=8$ を実現するためには1層1ターンで構成すると、1次巻線と2次巻線エリアを等しくする場合、16層の多層基板が必要になる。また8層で構成しようとする、1次巻線は1層2ターンとする必要がある。図7において、8層基板に1層2ターンの1次巻線を構成し、8:1:1のトランスの巻線を構成した場合における基板上にエッチングなどで作られる銅箔パターン14と、磁束を通すコア部に相当する空間15を示す。A~Iは貫通スルーホールを示しており、同じ記号は同位置のスルーホールで対応する層の銅箔パターン14を接続する。このように1層2ターンを構成するためにはパターン間の距離の確保が必要になることと層間の接続がコイルの内側になり、電流を流せない空間が多く生じて空間の利用効率が悪化してトランスが大型化するという問題点がある。

## 【0014】

なお、この出願の発明に関連する先行技術文献情報としては、例えば、特許文献1が知られている。

【特許文献1】特開平6-215951号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0015】

しかしながら従来の構成では、トランス6の巻線として多層基板または積層された板状の導体を用いるとき、巻数比を大きくできないのでスイッチング素子の損失の悪化を招き、また損失を改善するために巻数比を大きくするとトランスが大型化するという問題点があった。

## 【0016】

また、多層基板や積層された板状の導体を用いるとき、コイル間の浮遊容量が大きくなり第1および第2のスイッチング素子4、5のオンオフによって生じるスイッチング電圧波形により浮遊容量を介してノイズの伝達が大きくなり、安定度が悪化する問題点もあった。

## 【0017】

本発明はトランスの巻線として多層基板または積層された板状の導体を用いるときに巻数比の増加を伴わず時比率を大きくできるため、スイッチング素子の損失とトランスの体積を小さくできるとともに、高効率かつ小型でノイズが小さいスイッチング電源装置およびそれを用いた電子機器を提供することを目的とするものである。

## 【課題を解決するための手段】

## 【0018】

上記目的を達成するために、本発明は以下の構成を有する。

## 【0019】

本発明の請求項1に記載の発明は、直列に接続された2つ以上のコンデンサをスイッチング素子、トランス、整流素子を有する2つ以上のスイッチング電源の入力端子に接続して前記2つ以上のコンデンサで得られる電圧を入力し、前記2つ以上のスイッチング電源により生成される電圧を共通の出力端子に出力し、前記トランスを板状の導体からなるコイルを重ね合わせて巻線としたスイッチング電源装置であり、巻線を介してのノイズ伝達を抑制でき安定した出力特性が得られるという作用効果を有する。

## 【0020】

本発明の請求項2に記載の発明は、トランスとしての巻線を多層プリント基板の銅箔パターンの積層構造としたものであり、巻線を介してのノイズ伝達を抑制でき安定した出力特性が得られるという作用効果を有する。

## 【0021】

本発明の請求項3に記載の発明は、多層プリント基板の1層あたりに1ターンの銅箔パターンを形成し、各層の前記銅箔パターンを接続部により接続する構成としたものであり、巻線を形成する領域を有効に活用することができ、小型化が実現できるという作用効果

を有する。

【0022】

本発明の請求項4に記載の発明は、接続部を銅箔パターンの外部に設けることにより、巻線を形成する領域を有効に活用することができて小型化が実現できるという作用効果を有する。

【0023】

本発明の請求項5に記載の発明は、スイッチング電源をハーフブリッジコンバータとしたものであり、より低い出力電圧に対しても対応できてトランスの小型化が実現できるという作用効果を有する。

【0024】

本発明の請求項6に記載の発明は、2つ以上のスイッチング電源のスイッチング素子を等間隔でスイッチングする構成としたものであり、リップルを相殺することができるため安定した出力電圧が得られるという作用効果を有する。

【0025】

本発明の請求項7に記載の発明は、請求項1～6のいずれか1つに記載のスイッチング電源装置を用いて半導体部品に電源供給する電子機器であり、スイッチング電源装置の小型化により電子機器全体の小型化が図れるとともに安定した出力電圧が供給できるため、電子機器としての特性の安定化が図れるという作用効果を有する。

【発明の効果】

【0026】

本発明のスイッチング電源装置は、2つ以上のスイッチング電源により生成される電圧を共通の出力端子に出力し、トランスを板状の導体からなるコイルを重ね合わせて巻線としたものであり、小型で巻線を介してのノイズ伝達を抑制でき安定した出力特性をもつスイッチング電源装置を提供できるという効果を奏するものである。

【発明を実施するための最良の形態】

【0027】

(実施の形態1)

図1は本発明の実施の形態1におけるスイッチング電源装置の構成を示す回路ブロック図である。

【0028】

図1において、21は入力直流電圧、22a、22bは入力端子、23は第1のコンデンサ、24は第2のコンデンサ、25は第3のコンデンサ、26は第4のコンデンサであり、第1～第4のコンデンサ23～26は直列に接続され入力端子22a、22bの間に接続される。27は第1のスイッチング素子、28は第2のスイッチング素子であり、第1のスイッチング素子27と第2のスイッチング素子28は直列に接続され、第1のコンデンサ23と第2のコンデンサ24の直列回路に接続される。29は第3のスイッチング素子、30は第4のスイッチング素子であり、第3のスイッチング素子29と第4のスイッチング素子30の直列回路は第3のコンデンサ25と第4のコンデンサ26との直列回路の両端に接続される。31は第1のトランスであり、1次巻線31a、第1の2次巻線31bおよび第2の2次巻線31cとを有し、第1の2次巻線31bと第2の2次巻線31cは直列に接続される。32は第2のトランスであり、1次巻線32a、第1の2次巻線32bおよび第2の2次巻線32cとを有し、第1の2次巻線32bと第2の2次巻線32cは直列に接続される。33は第1の整流ダイオード、34は第2の整流ダイオードであり、第1の整流ダイオード33と第2の整流ダイオード34のカソードは互いに接続され、アノードはトランス31の第1の2次巻線31bと第2の2次巻線31cに接続される。35は第1のチョークコイル、36は平滑コンデンサであり、第1のチョークコイル35と平滑コンデンサ36の直列回路は第1の整流ダイオード33と第2の整流ダイオード34の接続点(カソード)に一端を接続し、他端をトランス31の第1の2次巻線31bと第2の2次巻線31cの接続点に接続される。37は第3の整流ダイオード、38は第4の整流ダイオードであり、第3の整流ダイオード37と第4の整流ダイオード38

はカソードを互いに接続され、アノードをトランス 32 の第 1 の 2 次巻線 32 b と第 2 の 2 次巻線 32 c に接続される。39 は第 2 のチョークコイルであり、一端を第 3 の整流ダイオード 37 と第 4 の整流ダイオード 38 の接続点に接続し、他端を第 1 のチョークコイル 35 と平滑コンデンサ 36 の接続点に接続する。40 a、40 b は出力端子であり、平滑コンデンサ 36 の両端に接続される。41 は負荷であり、出力端子 40 a、40 b に接続されて電力を消費する。42 は制御回路であり、出力端子 40 a、40 b の電圧を検出し、出力電圧を安定化させるため第 1 ～第 4 のスイッチング素子 27 ～30 のオンオフ比を決定し、それらを同じデューティ比の時比率 D になるように駆動する。第 1 のスイッチング素子 27 と第 3 のスイッチング素子 29 は位相差が 90 度になるように設定される。

#### 【0029】

第 1 のハーフブリッジコンバータ 100 は、第 1 のコンデンサ 23、第 2 のコンデンサ 24、第 1 のスイッチング素子 27、第 2 のスイッチング素子 28、第 1 のトランス 31、第 1 の整流ダイオード 33、第 2 の整流ダイオード 34、第 1 のチョークコイル 35、平滑コンデンサ 36 から構成される。また第 2 のハーフブリッジコンバータ 101 は、第 3 のコンデンサ 25、第 4 のコンデンサ 26、第 3 のスイッチング素子 29、第 4 のスイッチング素子 30、第 2 のトランス 32、第 3 の整流ダイオード 37、第 4 の整流ダイオード 38、第 2 のチョークコイル 39、平滑コンデンサ 36 から構成される。

#### 【0030】

次に、本発明の実施の形態 1 におけるスイッチング電源装置の動作について、図 2 (a) ～ (i) を用いて説明する。なお動作については 1 周期の繰り返しとなるため、1 周期 (時刻 T0 ～ T8) について説明する。図 2 (a) ～ (i) は本発明の実施の形態 1 におけるスイッチング電源装置の主要部分の信号波形を示す説明図である。

#### 【0031】

図 2 において、図 2 (a) ～ (d) は第 1 ～第 4 のスイッチング素子 27 ～30 の駆動波形、図 2 (e)、(f) は第 1、第 2 のトランス 31、32 の 1 次巻線 31 a、32 a への印加電圧の波形、図 2 (g)、(h) は第 1、第 2 のチョークコイル 35、39 の電流の波形、図 2 (i) は第 1、第 2 のチョークコイル 35、39 の電流の和の波形を示している。

#### 【0032】

まず、第 1 および第 2 のトランス 31、32 の 1 次巻線 31 a、32 a の側について説明する。図 2 (a)、(b) において、時刻 T0 ～ T3 の間で第 1 のスイッチング素子 27 がオン状態、第 2 のスイッチング素子 28 がオフ状態となり、図 2 (e) に示すように、第 1 のコンデンサ 23 に充電された電圧が第 1 のトランス 31 の 1 次巻線 31 a に印加され、第 1 のトランス 31 の 1 次巻線 31 a が電圧 V<sub>H</sub> となる。そして時刻 T3 ～ T4 の間で第 1 および第 2 のスイッチング素子 27、28 がオフ状態となり、図 2 (e) に示すように、第 1 のトランス 31 の 1 次巻線 31 a が開放され、第 1 のトランス 31 の 1 次巻線 31 a が電圧 V<sub>M</sub> となる。そして時刻 T4 ～ T7 の間で第 1 のスイッチング素子 27 がオフ状態、第 2 のスイッチング素子 28 がオン状態となり、図 2 (e) に示すように、第 2 のコンデンサ 24 で充電された電圧が時刻 T0 ～ T3 の間と逆方向に第 1 のトランス 31 の 1 次巻線 31 a に印加され、第 1 のトランス 31 の 1 次巻線 31 a が電圧 V<sub>L</sub> となる。さらに時刻 T7 ～ T8 の間で第 1 および第 2 のスイッチング素子 27、28 がオフ状態となり、図 2 (e) に示すように、第 1 のトランス 31 の 1 次巻線 31 a が開放され、第 1 のトランス 31 の 1 次巻線 31 a が電圧 V<sub>M</sub> となる。以降同様の動作を繰り返す。

#### 【0033】

また、第 2 のトランス 32 についても第 1 のトランス 31 と同様の動作を行う。

#### 【0034】

まず、図 2 (c)、(d) において、時刻 T2 ～ T5 の間で第 3 のスイッチング素子 29 がオン状態、第 4 のスイッチング素子 30 がオフ状態となり、図 2 (f) に示すように、第 3 のコンデンサ 25 に充電された電圧が第 2 のトランス 32 の 1 次巻線 32 a に印加され、第 2 のトランス 32 の 1 次巻線 32 a が電圧 V<sub>H</sub> となる。そして時刻 T5 ～ T6 の



間で第3および第4のスイッチング素子29、30がオフ状態となり、図2(f)に示すように、第2のトランス32の1次巻線32aが開放され、第2のトランス32の1次巻線32aが電圧VMとなる。そして時刻T6~T8、T0~T1の間で第3のスイッチング素子29がオフ状態、第4のスイッチング素子30がオン状態となり、図2(f)に示すように、第4のコンデンサ26で充電された電圧が時刻T2~T5の間と逆方向に第2のトランス32の1次巻線32aに印加され、第2のトランス32の1次巻線32aが電圧VLとなる。さらに時刻T1~T2の間で第3および第4のスイッチング素子29、30がオフ状態となり、図2(f)に示すように、第2のトランス32の1次巻線32aが開放され、第2のトランス32の1次巻線32aが電圧VMとなる。以降同様の動作を繰り返す。

#### 【0035】

次に、第1および第2のトランス31、32の2次巻線31b、31c、32b、32cの動作について説明する。

#### 【0036】

まず第1のトランス31について、図2(e)に示すように時刻T0~T8の1周期の2次巻線31b、31cの側の動作について説明する。

#### 【0037】

図2(e)において、時刻T0~T3の間で第1のトランス31の2次巻線31bに第1のトランス31の巻数比に応じて電圧が発生し、第1の整流ダイオード33がオンする。そして第1のチョークコイル35に電圧が印加され、図2(g)に示すように、第1のチョークコイル35の電流が増加する。そして時刻T3~T4で第1のスイッチング素子27がオフすると、第1のトランス31の1次巻線31aは開放になり電流はゼロになる。第1のトランス31の第1の2次巻線31bと第2の2次巻線31cには第1のチョークコイル35の電流が分割して流れるため、第1の整流ダイオード33と第2の整流ダイオード34はオンになり、第1のトランス31の1次巻線31aと第1の2次巻線31bと第2の2次巻線31cに発生する電圧はゼロになる。したがって第1のチョークコイル35と平滑コンデンサ36の直列回路の印加電圧は0Vになり、第1のチョークコイル35の電流は減少する。そして時刻T4~T7で第2のスイッチング素子28がオンすると第1のトランス31の1次巻線31aには第2のコンデンサ24の電圧が印加される。この時の電圧は時刻T0~T3の時とは逆向きの電圧になる。したがって第1のトランス31の第1の2次巻線31bと第2の2次巻線31cにも逆向きの電圧が発生し、第1の整流ダイオード33をオフにする。第1のチョークコイル35にはオン状態である第2の整流ダイオード34を介して第1のトランス31の巻数比に応じた電圧が誘起され、図2(g)に示すように、第1のチョークコイル35を流れる電流は増加する。さらに時刻T7~T8で第2のスイッチング素子28がオフすると第1のトランス31の1次巻線31aは開放され、電流はゼロになる。そして第1のチョークコイル35の電流は第1のトランス31の第1の2次巻線31bと第2の2次巻線31cを分割して流れるため、第1の整流ダイオード33と第2の整流ダイオード34がオンし、第1のトランス31の全ての巻線に印加される電圧はゼロになり、図2(g)に示すように、第1のチョークコイル35と平滑コンデンサ36の直列回路には0Vが印加されるので第1のチョークコイル35の電流が減少する。

#### 【0038】

第2のトランス32の第1および第2の2次巻線32b、32cの側においても同様の動作を行う。

#### 【0039】

図2(f)において、時刻T2~T5の間で第2のトランス32の2次巻線32bに第2のトランス32の巻数比に応じて電圧が発生し、第3の整流ダイオード37がオンする。そして第2のチョークコイル39に電圧が印加され、図2(h)に示すように、第2のチョークコイル39の電流が増加する。そして時刻T5~T6で第3のスイッチング素子29がオフすると、第2のトランス32の1次巻線32aは開放になり電流はゼロになる。

。第2のトランス32の第2の2次巻線32bと第2の2次巻線32cには第2のチョークコイル39の電流が分割して流れるため、第3の整流ダイオード37と第2の整流ダイオード38はオンになり、第2のトランス32の1次巻線32aと第1の2次巻線32bと第2の2次巻線32cに発生する電圧はゼロになる。したがって第2のチョークコイル39と平滑コンデンサ36の直列回路の印加電圧は0Vになり、第2のチョークコイル39の電流は減少する。そして時刻T6~T8、T0~T1で第4のスイッチング素子30がオンすると第2のトランス32の1次巻線32aには第4のコンデンサ26の電圧が印加される。この時の電圧は時刻T2~T5の時とは逆向きの電圧になる。したがって第2のトランス32の第1の2次巻線32bと第2の2次巻線32cにも逆向きの電圧が発生し、第3の整流ダイオード37をオフにする。第2のチョークコイル39にはオン状態である第4の整流ダイオード38を介して第2のトランス32の巻数比に応じた電圧が誘起され、図2(h)に示すように、第2のチョークコイル39を流れる電流は増加する。さらに時刻T1~T2で第4のスイッチング素子30がオフすると第2のトランス32の1次巻線32aは開放され、電流はゼロになる。そして第2のチョークコイル39の電流は第2のトランス32の第1の2次巻線32bと第2の2次巻線32cを分割して流れるため、第3の整流ダイオード37と第4の整流ダイオード38がオンし、第2のトランス32の全ての巻線に印加される電圧はゼロになり、図2(h)に示すように、第2のチョークコイル39と平滑コンデンサ36の直列回路には0Vが印加されるので第2のチョークコイル39の電流が減少する。

【0040】

そして、図1に示すように、図2(g)、(h)に示す電流が共通の出力端子40a、40bに出力されるため、第1および第2のトランス31、32の発生する電流値の和となり、図2(i)に示す電流波形となる。

【0041】

但し、第1のハーフブリッジコンバータ100と第2のハーフブリッジコンバータ101は同期して動作しており、さらに、制御回路42は第1のスイッチング素子27のオンオフタイミングと第3のスイッチング素子29のオンオフタイミングを90度の位相差で駆動するように設定されており、2次側においても、第1のチョークコイル35を流れる電流と第2のチョークコイル39を流れる電流を加算して出力するためにリップルは相殺され小さくなる。

【0042】

出力電圧は第1のスイッチング素子27と第2のスイッチング素子28のオンオフの時比率Dと第1のトランス31の1次巻線と2次巻線の巻数比(1次巻線:2次巻線=N:1)によって決定されるが、従来のハーフブリッジコンバータ単独の場合と異なり本発明の複数のハーフブリッジコンバータでは入力電圧が等価的に $V_{in}$ の半分になるので出力電圧は以下のように表される。

【0043】

$$V_{out} = D(1/N)(V_{in}/2)$$

この場合、各ハーフブリッジコンバータの入力電圧 $V_{in}$ はこの入力電圧 $V_{in}$ の半分になり、さらに第1のコンデンサ23と第2のコンデンサ24で分割され、第1のトランス31の1次巻線31aに印加される電圧は入力電圧 $V_{in}$ の $1/4$ となり、従来のハーフブリッジコンバータ単独の場合と比較してトランスの印加電圧はさらに半分になる。その結果必要な出力電圧 $V_{out}$ を得るのに巻数比Nはさらに半分にすることができる。

【0044】

次に、従来の回路構成と比較するために、本発明の回路構成の場合のトランスの仕様を計算する。従来の回路での計算と同様に、例えば入力電圧を48V、出力電圧を1Vとすると、巻数比 $N=4$ で $D=0.166$ となる。 $N=4$ を実現するためには、1次巻線と2次巻線のエリアを等しくしたとき、8層の多層基板で1層1ターンで構成することが可能になる。

【0045】

以下、図3を用いて本発明のスイッチング電源装置に用いるトランスについて説明する。図3は本発明の実施の形態1における多層基板を用いたトランスの構成を示す説明図である。図3に示すように8層基板に1層2ターンの1次巻線を構成し、4:1:1のトランスの巻線を構成したときの各層の銅箔パターンである。43は基板上にエッチングなどで作られる銅箔パターン、44は磁束を通すコア部に相当する空間である。そして45a~45dはトランスの1次巻線側、46a~46dは2次巻線側である。またA~Iは貫通スルーホールを示しており同じ記号は同位置のスルーホールで対応する層の銅箔パターン43を接続する。

#### 【0046】

1次巻線45a~45dを直列に接続しているために、巻数比は小さくできる。またトランスの巻数比は4:1であり、8層の多層基板で構成している。1次巻線は4層で1層当たり1ターンを構成し、2次巻線側46a~46dは2層分を並列に接続して1ターンを構成し、第2の2次巻線も同様に2層分を並列に接続し1ターンを構成している。1層当たり1ターンを実現しているので1次巻線45a~45dの間および2次巻線46a~46dの間の接続は貫通スルーホールA~Iを用いて巻線部の外側で接続する構成としている。これにより巻線の内側での接続は不要になり、1層当たり2ターン以上を構成するための巻線間の絶縁部や層間で2ターンの巻線の内側で接続するスルーホールなどは不要となり、コイルを形成する空間を有効利用できて小型化が可能になる。

#### 【0047】

同じ条件で比較のために、従来のハーフブリッジコンバータを2台用意し、1次側を並列にした時との比較を行う。この場合、2次側の電流は同じになるので、銅箔パターン43は同じ幅とし、本発明の1次側電流は従来と比較して2倍流れるので銅箔パターン幅は2倍にしている。図3に示すように、図7に示した巻線部の面積に対して約20%の削減ができる。

#### 【0048】

また、本発明の回路構成により1次側に印加する電圧の振幅が小さくなることでノイズ源そのものが小さくなる。即ち浮遊容量が大きい多層基板や巻線を板状の導体で積層した構成としても、巻線を介してのノイズの伝達は少なくなり高安定なスイッチング電源装置が構成できるという特徴がある。

#### 【0049】

ここでは、ハーフブリッジコンバータを例にとって説明したが、他のフォワード型やブリッジ型、プッシュプル型に代表されるスイッチングコンバータを用いて1次側を直列接続し2次側を並列接続した時にも同様な効果が得られるが、特にハーフブリッジコンバータを用いた時は直列接続によるトランスの1次巻線の低減に加えてハーフブリッジコンバータはトランスの1次巻線に印加される電圧が小さくなるので、より低い出力電圧に対しても対応が可能になりトランスの小型化に特に効果がある。

#### 【0050】

以上に説明した効果により、マイクロプロセッサなどの半導体部品の分散型給電システムにおいて、比較的高いバス電圧（例えば48V）から、半導体部品の動作に必要な低電圧を高安定に供給する必要のあるスイッチング電源装置に対して特に有効である。

#### 【0051】

##### （実施の形態2）

図4は本発明の実施の形態2におけるスイッチング電源装置の構成を示す回路ブロック図である。実施の形態1とは3つのハーフブリッジコンバータになっている点が異なっている。各ハーフブリッジコンバータの動作は実施の形態1で説明した動作と同じであり重複するので省略する。図4において、21は入力直流電圧、22a、22bは入力端子、300~302は第1~第3のハーフブリッジコンバータであり、第1~第3のトランス47~49を有する。第1のハーフブリッジコンバータ300と第2のハーフブリッジコンバータ301と第3のハーフブリッジコンバータ302の出力電流は加算して平滑され、リップル電流を吸収するものである。40a、40bは出力端子、41は負荷である。

42は制御回路であり、出力端子40a、40bの電圧を検出し、安定化を図るため第1～第3のハーフブリッジコンバータ300～302のスイッチング素子のオンオフの時比率を決定し駆動する。各ハーフブリッジコンバータ300～302では等間隔に駆動信号をシフトし、各ハーフブリッジコンバータ300～302の出力電流を加算し、出力電流リップルを相殺するように駆動される。また全てのスイッチング素子は等しいオンオフ比になるように設定されている。

#### 【0052】

以上のように接続されたスイッチング電源装置において、その動作を説明する。

#### 【0053】

実施の形態1と異なる点はハーフブリッジコンバータが2つから3つになる点であり、第1～第3のハーフブリッジコンバータ300～302の出力電流は3相で動作し、出力において加算され、リップル電流は互いにキャンセルされる。ここでは各ハーフブリッジコンバータ300～302の入力電圧はさらに小さくなり、スイッチング素子に印加される電圧も入力電圧の $1/3$ になり、トランスの1次巻線に印加される電圧も $(1/6)V_{in}$ になる。これは実施の形態1に対して、 $2/3$ であり、より出力電圧の仕様が低い場合でも対応が可能になる。

#### 【0054】

例えば、実施の形態1では出力1Vに対して8層基板で対応していたが、同様仕様のトランスで出力電圧が $(2/3) \times 1V = 0.667V$ への対応が可能になる。したがって出力電圧が低くなると通常のトランスの巻数比が高くなるが、直列数を増やすことで基板の層数を増やすことなく対応が可能になる。このようにすることによりトランスの1次巻線に印加される電圧の振幅を小さくでき、ノイズは実施の形態1と比較してさらに小さくなる。また各ハーフブリッジコンバータ300～302でスイッチング素子のタイミングの位相をシフトすることで、マルチフェーズ効果により出力リップルが単独動作の3倍の周波数で動作するため、少ない平滑コンデンサで安定化ができる効果を有する。

#### 【0055】

なお、3つのハーフブリッジコンバータを例にとって説明したが、4つ以上のハーフブリッジコンバータを用いる時でも同様の効果を得られるのはいうまでもない。

#### 【0056】

また、ハーフブリッジコンバータを例にとって説明したが、他のフォワードコンバータやブリッジ型、プッシュプル形コンバータでも同様の効果が得られる。

#### 【0057】

実施の形態2においても、マイクロプロセッサなどの半導体部品の分散型給電システムにおいて、比較的高い（例えば48V）バス電圧から、半導体部品の動作に必要な低電圧を高安定に供給する必要があるスイッチング電源装置に対して特に有効である。

#### 【産業上の利用可能性】

#### 【0058】

本発明にかかるスイッチング電源装置は、多層基板または板状の導体を積層して巻線を構成するトランスを有するスイッチング電源を複数個並列に接続することにより、トランスの空間効率がよく小型で高効率なスイッチング電源装置が構成できるという効果を有し、各種電子機器などに有用である。

#### 【図面の簡単な説明】

#### 【0059】

【図1】本発明の実施の形態1におけるスイッチング電源装置の構成を示す回路ブロック図

【図2】(a)～(i)本発明の実施の形態1におけるスイッチング電源装置の主要部分の信号波形を示す説明図

【図3】本発明の実施の形態1における多層基板を用いたトランスの構成を示す説明図

【図4】本発明の実施の形態2におけるスイッチング電源装置の構成を示す回路プロ

ック図

【図5】従来のスイッチング電源装置の構成を示す回路ブロック図

【図6】(a)～(e)従来のスイッチング電源装置の主要部分の信号波形を示す説明図

【図7】従来のスイッチング電源装置のトランスの構成を示す説明図

【符号の説明】

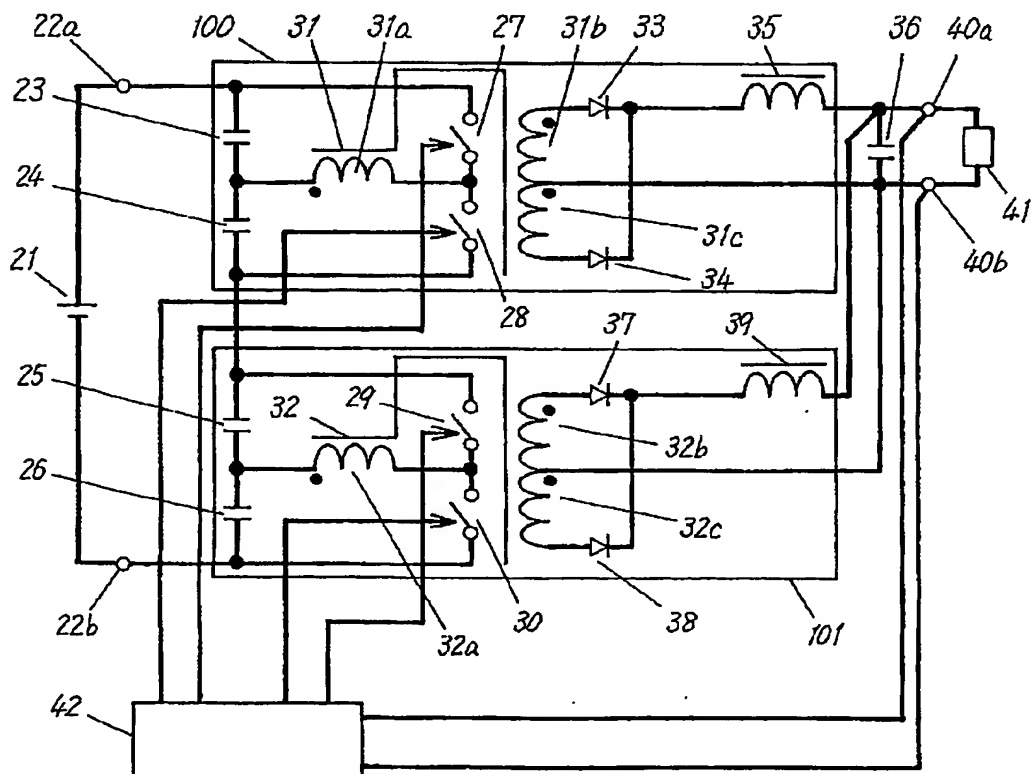
【0060】

- 21 入力直流電圧
- 22 a、22 b 入力端子
- 23 第1のコンデンサ
- 24 第2のコンデンサ
- 25 第3のコンデンサ
- 26 第4のコンデンサ
- 27 第1のスイッチング素子
- 28 第2のスイッチング素子
- 29 第3のスイッチング素子
- 30 第4のスイッチング素子
- 31 第1のトランス
- 31 a 第1のトランスの1次巻線
- 31 b 第1のトランスの第1の2次巻線
- 31 c 第1のトランスの第2の2次巻線
- 32 第2のトランス
- 32 a 第2のトランスの1次巻線
- 32 b 第2のトランスの第1の2次巻線
- 32 c 第2のトランスの第2の2次巻線
- 33 第1の整流ダイオード
- 34 第2の整流ダイオード
- 35 第1のチョークコイル
- 36 平滑コンデンサ
- 37 第3の整流ダイオード
- 38 第4の整流ダイオード
- 39 第2のチョークコイル
- 40 a、40 b 出力端子
- 41 負荷
- 42 制御回路
- 43 銅箔パターン
- 44 コア部
- 45 a 多層基板の1層目の1次巻線
- 45 b 多層基板の2層目の1次巻線
- 45 c 多層基板の3層目の1次巻線
- 45 d 多層基板の4層目の1次巻線
- 46 a 多層基板の1層目の2次巻線
- 46 b 多層基板の2層目の2次巻線
- 46 c 多層基板の3層目の2次巻線
- 46 d 多層基板の4層目の2次巻線
- 47 第1のトランス
- 48 第2のトランス
- 49 第3のトランス
- 100 第1のハーフブリッジコンバータ
- 101 第2のハーフブリッジコンバータ

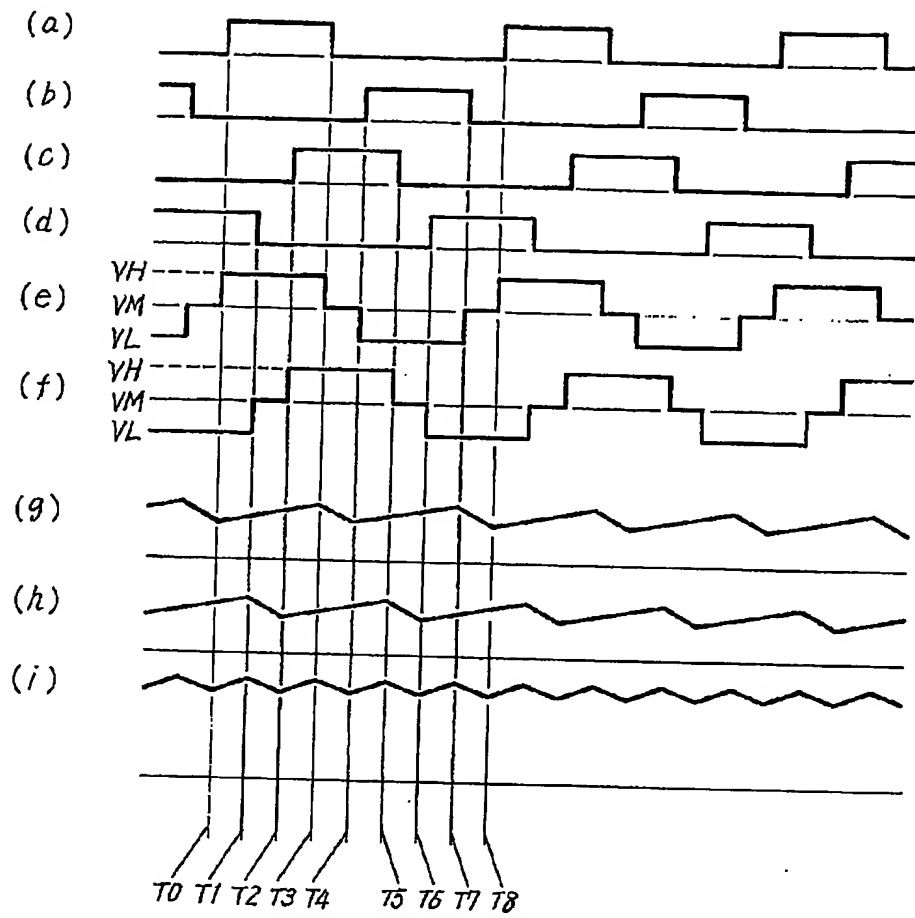
- 3 0 0 第 1 のハーフブリッジコンバータ
- 3 0 1 第 2 のハーフブリッジコンバータ
- 3 0 2 第 3 のハーフブリッジコンバータ

【書類名】 図面  
【図 1】

- |                     |                     |
|---------------------|---------------------|
| 21 入力直流電圧           | 32a 第2のトランスの1次巻線    |
| 22a, 22b 入力端子       | 32b 第2のトランスの第1の2次巻線 |
| 23 第1のコンデンサ         | 32c 第2のトランスの第2の2次巻線 |
| 24 第2のコンデンサ         | 33 第1の整流ダイオード       |
| 25 第3のコンデンサ         | 34 第2の整流ダイオード       |
| 26 第4のコンデンサ         | 35 第1のチョークコイル       |
| 27 第1のスイッチング素子      | 36 平滑コンデンサ          |
| 28 第2のスイッチング素子      | 37 第3の整流ダイオード       |
| 29 第3のスイッチング素子      | 38 第4の整流ダイオード       |
| 30 第4のスイッチング素子      | 39 第2のチョークコイル       |
| 31 第1のトランス          | 40a, 40b 出力端子       |
| 31a 第1のトランスの1次巻線    | 41 負荷               |
| 31b 第1のトランスの第1の2次巻線 | 42 制御回路             |
| 31c 第1のトランスの第2の2次巻線 | 100 第1のハーフブリッジコンバータ |
| 32 第2のトランス          | 101 第2のハーフブリッジコンバータ |

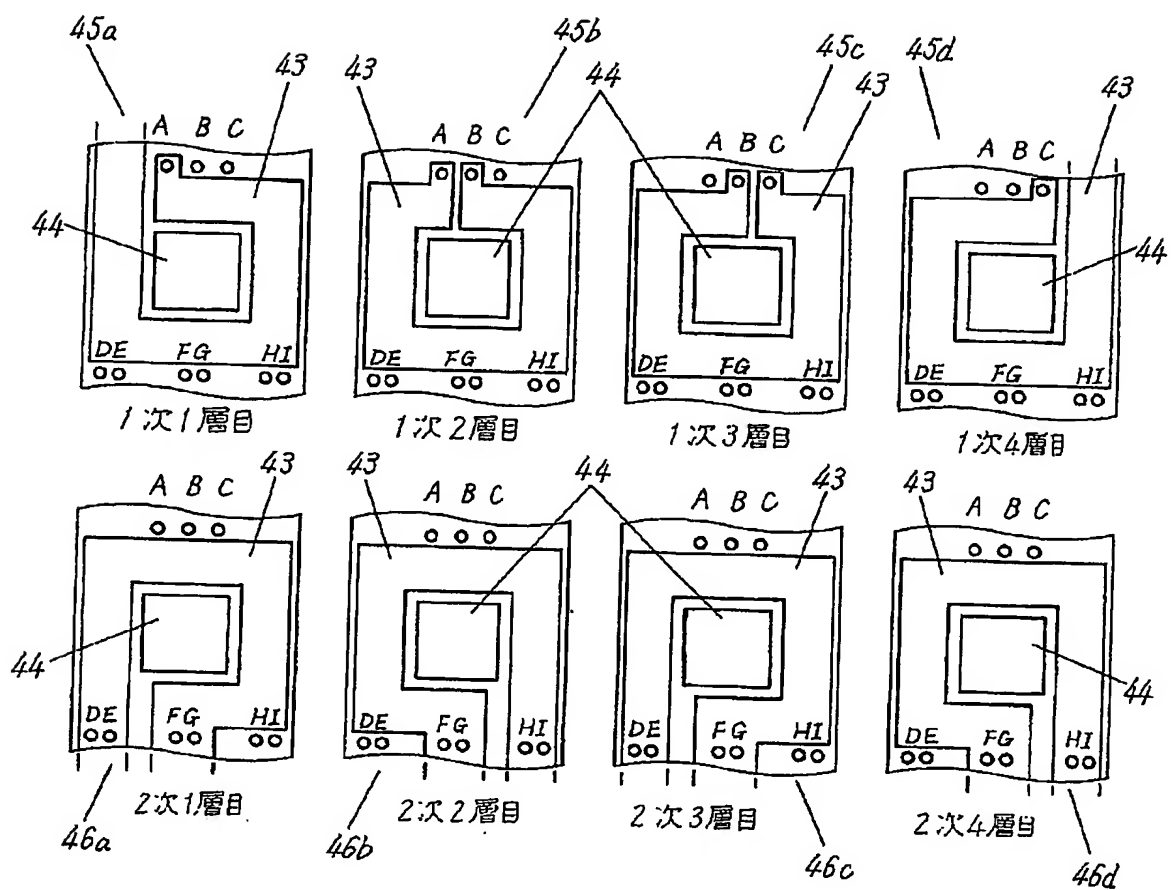


【図 2】

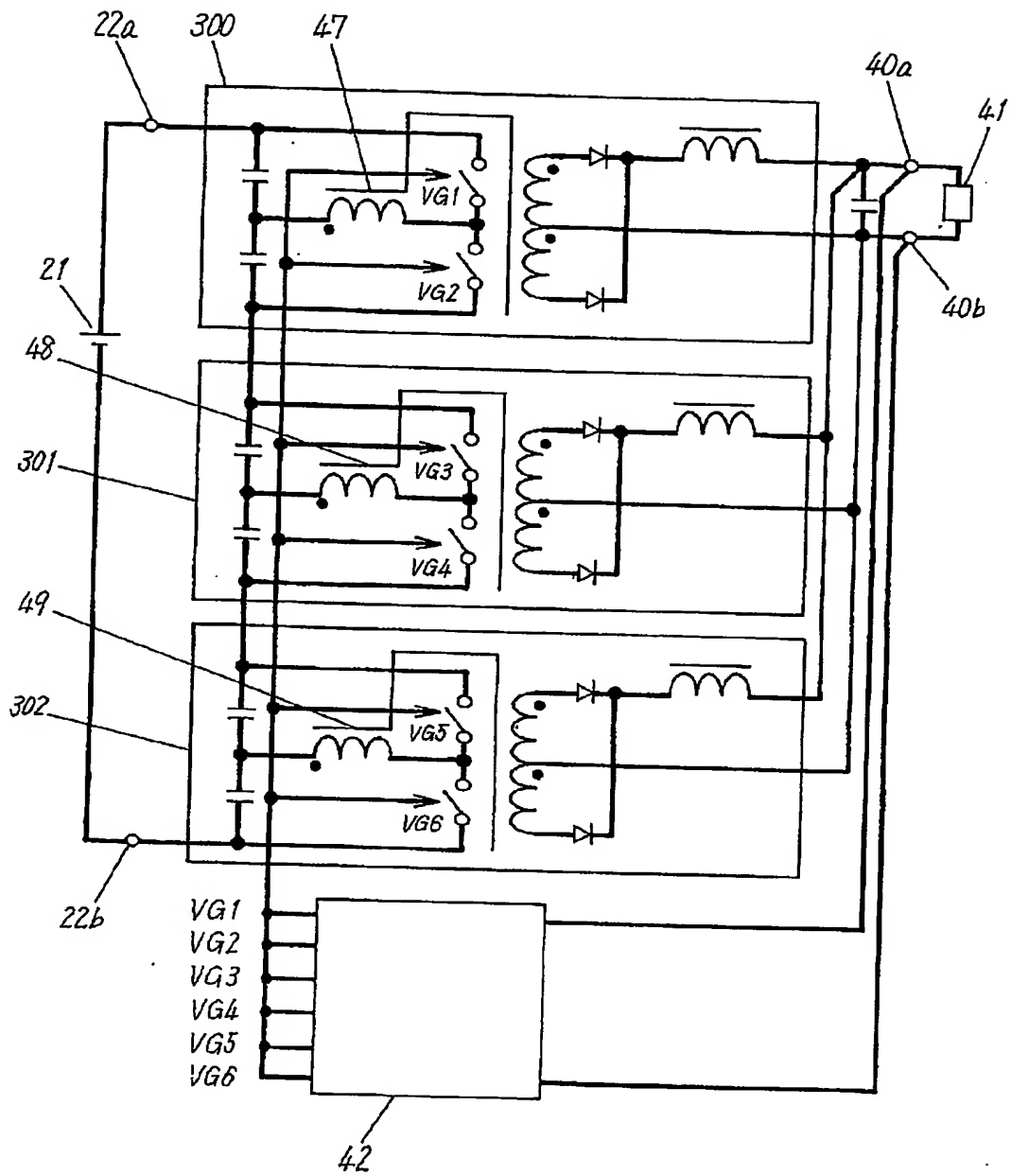




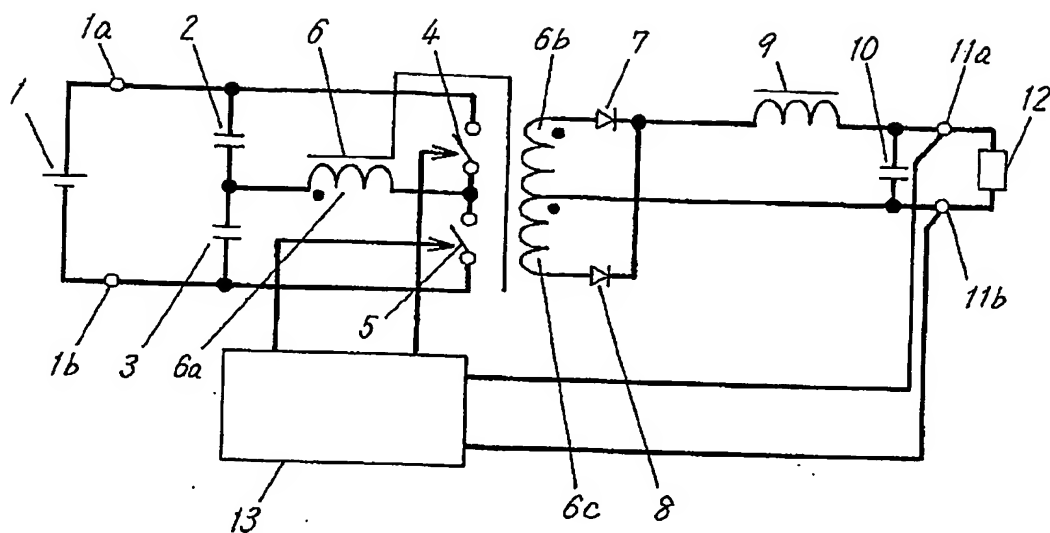
【図 3】



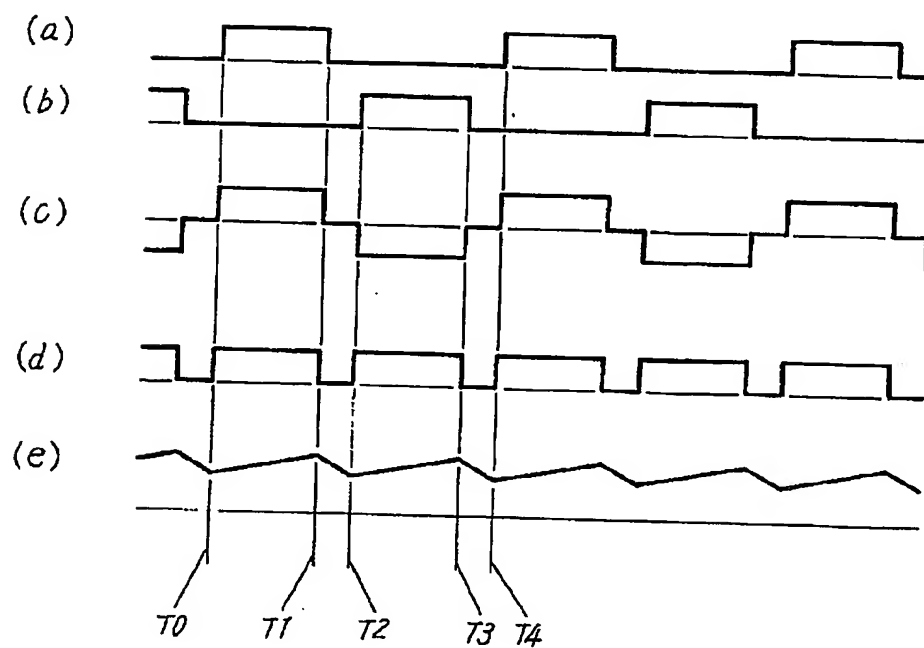
【図 4】



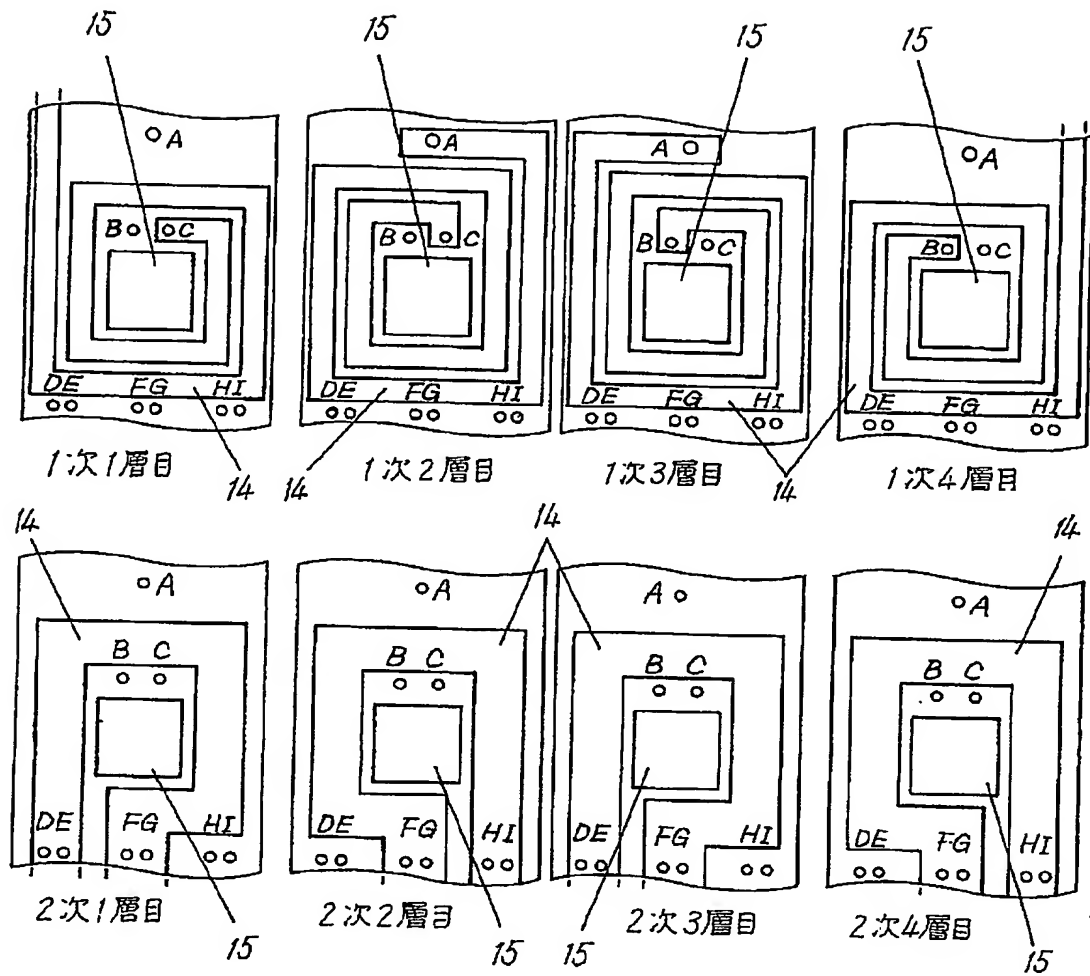
【図 5】



【図 6】



【図7】



**【書類名】 要約書****【要約】**

**【課題】** トランスの巻線として多層基板または積層された板状の導体を用いた構成で、トランスの体積を小さくできるとともに高効率かつ小型でノイズが小さいスイッチング電源装置を提供することを目的とするものである。

**【解決手段】** 直列に接続された2つ以上のコンデンサ23～26をスイッチング素子27～30、トランス31、32、整流素子33、34、37、38を有する2つ以上のスイッチング電源の入力端子22a、22bに接続して前記2つ以上のコンデンサ23～26で得られる電圧を入力し、前記2つ以上のスイッチング電源により生成される電圧を共通の出力端子40a、40bに出力し、前記トランス31、32を板状の導体からなるコイルを重ね合わせて巻線としたスイッチング電源装置であり、巻線を介してのノイズ伝達を抑制でき安定した出力特性を得ることができる。

**【選択図】** 図1

特願 2 0 0 4 - 0 3 1 7 6 6

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日 1 9 9 0 年 8 月 2 8 日

[変更理由] 新規登録

住 所 大阪府門真市大字門真 1 0 0 6 番地

氏 名 松下電器産業株式会社

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/001487

International filing date: 02 February 2005 (02.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-031766  
Filing date: 09 February 2004 (09.02.2004)

Date of receipt at the International Bureau: 07 April 2005 (07.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

This Page is inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ BLACK BORDERS

☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☒ BLURED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLORED OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images  
problems checked, please do not report the  
problems to the IFW Image Problem Mailbox**